

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problems Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11) Publication number : 2000-260570

(43) Date of publication of application : 22.09.2000

(51) Int.CI. H05B 33/26 H05B 33/10 H05B 33/22

(21) Application number : 11-064598

(71) Applicant: TDK CORP

(22) Date of filing : 11.03.1999

(72) Inventor : NAGANO KATSUTO

USUDA MASATO

HIRABAYASHI JUN

(54) THIN-FILM EL ELEMENT AND ITS MANUFACTURE

(57) Abstract:

PROBLEM TO BE SOLVED: To thermally stabilize an electrode and realize blue luminescence with high brightness by installing a substrate having heat resistant temperature or a melting point of a specified value or higher, an electrode layer containing silicon as a main component and having conductivity, an insulating layer positioned on a luminescent layer side than the electrode layer, a luminescent layer placed between this insulating layer and another insulating layer, and another electrode layer formed on the opposite side to the luminescent layer of the another insulating layer.

SOLUTION: A substrate has a heat resistant temperature or a melting point of at least 600°C or higher. An electrode layer preferably contains impurities added to ensure conductivity, in addition to silicon of a main component, and as the impurities, B, P, As, Sb, and Al are cited. Preferably, resistivity of the electrode layer is 1 Ω.cm or less, and the film thickness of the electrode layer is 50-2,000 nm. An insulating layer is preferably formed with an oxide of an electrode constituting material. The insulating layer is preferably a material having a resistivity of 108 Ω.cm or higher and a relatively high dielectric constant, such as about 3-1,000. The film thickness of the insulating layer is preferably 20-500 nm.

(19)日本国特許庁 (JP)

(12) 公開特許公報 (A)

(11)特許出願公開番号

特開2000-260570

(P2000-260570A)

(43)公開日 平成12年9月22日 (2000.9.22)

(51)Int.Cl.⁷

H 05 B 33/26
33/10
33/22

識別記号

F I

H 05 B 33/26
33/10
33/22

テマコード(参考)

Z 3 K 0 0 7
Z

審査請求 未請求 請求項の数9 O L (全 8 頁)

(21)出願番号

特願平11-64598

(71)出願人 000003067

ティーディーケイ株式会社

東京都中央区日本橋1丁目13番1号

(22)出願日

平成11年3月11日 (1999.3.11)

(72)発明者 長野 克人

東京都中央区日本橋一丁目13番1号 ティー
一ディーケイ株式会社内

(72)発明者 薄田 真人

東京都中央区日本橋一丁目13番1号 ティー
一ディーケイ株式会社内

(74)代理人 100082865

弁理士 石井 陽一

最終頁に続く

(54)【発明の名称】 薄膜EL素子およびその製造方法

(57)【要約】

【課題】 热的に安定で、不良の生じ難い電極を有し、
高輝度の青色発光素等のが得られ、白色発光やフルカラ
ー化、高精細化が可能で、しかも製造が容易な薄膜EL
素子、およびその製造方法を実現する。

【解決手段】 少なくとも耐熱温度ないし融点が600
℃以上の基板と、主成分にシリコンを含有し、導電性を
有する電極層と、前記電極層より発光層側にある絶縁層
と、この絶縁層と他の絶縁層に挟まれている発光層と、
前記他の絶縁層の発光層とは反対側に形成されている他
の電極層とを有する薄膜EL素子とした。

【特許請求の範囲】

【請求項1】少なくとも耐熱温度ないし融点が600°C以上の基板と、主成分にシリコンを含有し、導電性を有する電極層と、前記電極層より発光層側にある絶縁層と、この絶縁層と他の絶縁層に挟まれている発光層と、前記他の絶縁層の発光層とは反対側に形成されている他の電極層とを有する薄膜EL素子。

【請求項2】前記絶縁層は、電極層構成材料の酸化物で形成されている請求項1の薄膜EL素子。

【請求項3】前記他の絶縁層は、抵抗率 $1 \times 10^8 \Omega \cdot \text{cm}$ 以上であって、誘電率3以上の材料で構成されている請求項1の薄膜EL素子。

【請求項4】前記電極層の抵抗率は、 $1 \Omega \cdot \text{cm}$ 以下である請求項1～3のいずれかの薄膜EL素子。

【請求項5】前記電極層は、シリコンにB、P、As、SbおよびAlの1種または2種以上がドーピングされている請求項1～4のいずれかの薄膜EL素子。

【請求項6】前記電極層の膜厚は、50～2000nmである請求項1～5のいずれかの薄膜EL素子。

【請求項7】前記絶縁層の膜厚は、20～500nmである請求項1～6のいずれかの薄膜EL素子。

【請求項8】少なくとも基板と、主成分にシリコンを含有し、導電性を有する電極層と、前記電極層の発光層側であって前記電極層構成材料の酸化物で形成されている絶縁層と、発光層とを形成した後、600°C以上の温度で加熱処理を行う薄膜EL素子の製造方法。

【請求項9】前記電極層、発光層を薄膜製造プロセスにより形成する請求項8の薄膜EL素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、薄型でかつ平板状の表示手段として好適に用いられる薄膜EL(エレクトロルミネセンス)素子に関する。

【0002】

【従来の技術】エレクトロルミネセンス(電界効果)という現象を応用した無機物質からなる発光層を有する薄膜EL素子は、発光デバイスとして平面薄型ディスプレイに用いられている。

【0003】薄膜EL素子の発光色は、その素子のもつ発光層の材料によって定まる。従来から、発光層の材料として、母体材料にはZnS、CaS、SrS等が選ばれ、発光中心材料には、例えは遷移金属元素群の中から選ばれている。

【0004】これらの組み合わせにより、ZnS:Mn等を用いた黄色発光素子、ZnS:Tb等を用いた緑色発光素子、CaS:Eu或いはZnS:Sm等を用いた赤色発光素子、およびSrS:Ce或いはZnS:TM等を用いた青色発光素子等が知られている。

10

20

30

40

40

50

【0005】また、白色発光素子としては、SrS:Ce、EuあるいはZnS:Pr等の単膜発光層や、SrS:Ce/CaS:Eu、あるいは特開昭62-74986に開示されているSrS:Ce/ZnS:Mn等の積層発光層等が知られている。

【0006】しかしながら、上述の発光素子のうち、実用化されているものはZnS:Mnを用いた黄色発光素子程度であり、他の発光素子については十分な発光輝度が得られておらず、特に青色発光素子では未だ実用化には至っていないのが現状である。

【0007】ELディスプレイの発展を妨げているのは、高輝度で色純度の高い青色発光素子ないし白色発光素子が見つかっていない点にある。

【0008】フルカラーディスプレイや、現在実用化されているZnS:Mnを用いた黄色発光素子を利用して白色発光素子を得ようすると、3元色1つであり、黄色発光の補色である青色発光素子の高性能化が必要になってくる。

【0009】上述の特開昭62-74986に開示された白色発光素子は、SrS:Ceの性能が劣っており、やや緑がかった青色を呈するので、全体的にも緑がかた白色を呈してしまう。

【0010】高性能の青色発光素子が実現すれば、ZnS:Mnを用いた黄色発光素子と組み合わせることにより、高性能の白色発光素子も実現できる。

【0011】青色発光のための有望な蛍光物質として、SrSが知られている。IDW(International Display Workshop)1997 X.Wu "Multicolor Thin-Film Ceramic Hybrid EL Displays" p593 to 596には、SrSを用いたELディスプレイについての検討がなされている。

【0012】この文献では、SrSにCeをドープして安定性を向上させると共に、SrSの劣化を防止する有効な手段として酸素からの汚染を防止し、高純度のSrS発光層を形成するために、H₂S雰囲気下で電子ビーム蒸着法により発光層を形成する手法が有効である旨記載されている。また、形成された発光層を、窒素雰囲気下、600°C以上の温度でアニールすることにより、良好な発光特性が得られる旨記載されてる。

【0013】しかしながら、上記文献に記載されているEL素子は、600°C以上でのアニーリングを必要とする。このため、その電極層として、通常、厚膜プロセスで焼成により形成される電極が用いられている。このため、ゾルゲルプロセスによる表面の平坦化工程を必要とする。しかし、厚膜工程により形成された電極表面を、ゾルゲルプロセスのみで完全に平坦化することは困難であり、ディスプレイの性能や精度を高める上で障害となっていた。また、厚膜プロセスで形成された電極は、精度にしてせいぜい数100μm程度が限界であり、それ以上の微細なパターンを有するディスプレイを構成することができない。このため、ディスプレイをS

VGA等の高精細化画面に対応させることができることが極めて困難であった。

【0014】また、表面が平坦な電極として、薄膜工程で金属膜を形成することも考えられるが、上記熱処理を行った場合に、この金属電極ヒロックが発生し、これがその上に形成されている誘電体（絶縁層）にクラックを生じさせて絶縁不良を生じる恐れがあった。また、熱処理を行うと金属電極と誘電体層との間で相互に材料元素の拡散現象が生じてしまい絶縁不良を生じる場合もあった。

【0015】

【発明が解決しようとする課題】本発明の目的は、熱的に安定で、不良の生じ難い電極を有し、高輝度の青色発光が得られ、白色発光やフルカラー化、高精細化が可能で、しかも製造が容易な薄膜EL素子、およびその製造方法を実現することである。

【0016】

【課題を解決するための手段】すなわち、上記目的は以下の構成により達成される。

(1) 少なくとも耐熱温度ないし融点が600°C以上の基板と、主成分にシリコンを含有し、導電性を有する電極層と、前記電極層より発光層側にある絶縁層と、この絶縁層と他の絶縁層に挟まれている発光層と、前記他の絶縁層の発光層とは反対側に形成されている他の電極層とを有する薄膜EL素子。

(2) 前記絶縁層は、電極層構成材料の酸化物で形成されている上記(1)の薄膜EL素子。

(3) 前記他の絶縁層は、抵抗率 $1 \times 10^8 \Omega \cdot \text{cm}$ 以上であって、誘電率3以上の材料で構成されている上記(1)の薄膜EL素子。

(4) 前記電極層の抵抗率は、 $1 \Omega \cdot \text{cm}$ 以下である上記(1)～(3)のいずれかの薄膜EL素子。

(5) 前記電極層は、シリコンにB、P、As、SbおよびAlの1種または2種以上がドーピングされている上記(1)～(4)のいずれかの薄膜EL素子。

(6) 前記電極層の膜厚は、50～2000nmである上記(1)～(5)のいずれかの薄膜EL素子。

(7) 前記絶縁層の膜厚は、20～500nmである上記(1)～(6)のいずれかの薄膜EL素子。

(8) 少なくとも基板と、主成分にシリコンを含有し、導電性を有する電極層と、前記電極層の発光層側であって前記電極層構成材料の酸化物で形成されている絶縁層と、発光層とを形成した後、600°C以上の温度で加熱処理を行う薄膜EL素子の製造方法。

(9) 前記電極層、発光層を薄膜製造プロセスにより形成する上記(8)の薄膜EL素子の製造方法。

【0017】

【発明の実施の形態】本発明の薄膜EL素子は、少なくとも耐熱温度ないし融点が600°C以上の基板と、主成分にシリコンを含有し導電性を有する電極層と、前記電

極層より発光層側にある絶縁層と、この絶縁層と他の絶縁層に挟まれている発光層と、前記他の絶縁層の発光層とは反対側に形成されている他の電極層とを有する。

【0018】このように、耐熱性を有する基板上に、シリコンを含有する一对の電極層を形成し、この電極間に発光層を形成することにより、薄膜プロセスで平坦な電極を形成でき、高温でのアニーリングに耐えうるデバイスを形成することができる。すなわち、熱的に安定なシリコンを電極材料とすることにより、高温処理に耐えることができ、ヒロックによるクラックの発生を抑制することができる。発光層との絶縁性は、少なくとも電極層を構成する物質の酸化物により形成された絶縁層により確保することができ、簡単な構成によりELデバイスを形成することができる。また、シリコンの電極と比較的の安定したその酸化物の絶縁層を有するので、電極と絶縁層、発光層相互間でのこれらの構成材料の拡散による絶縁不良等も防止することができる。

【0019】また、電極を気相堆積法などの薄膜プロセスにより形成できるため、極めて容易に高精細ディスプレイを得ることができ、生産性も向上する。さらに、完成されたLSI等の表面平坦化技術を応用することにより、極めて精度の高い平坦化が可能となり、ディスプレイの性能が飛躍的に向上する。

【0020】耐熱温度ないし融点が600°C以上の基板としては、絶縁性を有し、その上に形成されるシリコン電極層を汚染することなく、所定の強度を維持できるものであれば特に限定されるものではない。具体的には、アルミナ(Al_2O_3)、フォルステライト($2\text{MgO} \cdot \text{SiO}_2$)、ステアタイト($\text{MgO} \cdot \text{SiO}_2$)、ムライト($3\text{Al}_2\text{O}_3 \cdot 2\text{SiO}_2$)、ベリリア(BeO)、窒化アルミニウム(AlN)、窒化シリコン(SiN)、炭化シリコン($\text{SiC} + \text{BeO}$)等のセラミック基板を挙げることができる。これらの耐熱温度はいずれも1000°C以上である。これらのなかでも特にアルミナ基板が好ましく、熱伝導性が必要な場合にはベリリア、窒化アルミニウム、炭化シリコン等が好ましい。

【0021】また、このほかに、石英、耐熱性ガラス、熱酸化シリコンウエハー等を用いることもできる。

【0022】電極層、少なくとも基板側に形成され、発光層と共に熱処理の高温下にさらされる電極層は、主成分としてシリコンを有する。このシリコン電極層は、多結晶シリコン($p-\text{Si}$)であっても、アモルファス($\alpha-\text{Si}$)であってもよく、必要により単結晶シリコンであってもよい。

【0023】電極層は、主成分のシリコンに加え、導電性を確保するため不純物をドーピングする。不純物として用いられるドーパントは、所定の導電性を確保しうるものであればよく、シリコン半導体に用いられている通常のドーパントを用いることができる。具体的には、B、P、As、Sb、Al等が挙げられ、これらのなか

でも、特にB、P、As、SbおよびAlが好ましい。ドーパントの濃度としては0.001~5at%程度が好ましい。

【0024】電極層は主成分であるシリコン中に上記不純物がドーピングされ、導電性が付与され、電極として機能する。電極層の好ましい抵抗率としては、発光層に効率よく電界を付与するため、好ましくは $1\Omega\cdot\text{cm}$ 以下、特に $0.003\sim0.1\Omega\cdot\text{cm}$ である。電極層の膜厚としては、好ましくは $50\sim2000\text{nm}$ 、特に $100\sim1000\text{nm}$ 程度である。

【0025】電極層の形成には、気相堆積法を用いることができる。気相堆積法としては、スパッタ法や蒸着法等の物理的気相堆積法や、CVD法等の化学的気相堆積法を挙げることができる。これらの中でもCVD法等の化学的気相堆積法が好ましい。

【0026】CVD法によりSi層を形成するには、先ず、原料ガスとして、シラン(SiH_4)、塩化ケイ素等をシリコンソースとし、必要によりシリコン中に他の元素、具体的には上記ドーパントを含有させるときは、その塩化物、水素化物、有機物等をソースとする。

【0027】シリコンソースとしては、 SiF_4 等のフッ化ケイ素、 SiCl_4 等の塩化ケイ素、 SiH_4 、 Si_2H_6 、 Si_3H_8 、 SiH_3Cl 、 SiH_2Cl_2 、 SiHC_1Cl_3 、 SiC_1Cl_4 等のシラン類等を挙げることができる。

【0028】ドーパントとしては、B、P、As、Sb、Al元素を添加しうるものであれば特に限定されるものではないが、例えばAsH₃等のアルシン類、PH₃等のフォスフィン類、POCl₃等のリン酸化合物、B₂H₆等のジボラン類、Al(CH₃)₃、B(C₂H₅)₃等を好ましく挙げることができる。これらの反応性ガスは単独で用いてもよいし、2種以上を混合して用いてもよい。反応性ガスを2種以上混合して用いる場合の混合比は任意である。

【0029】また、キャリヤガスとしては、H₂、He、Ar等を用いればよい。反応温度としては、500~1000℃程度とすればよい。

【0030】なお、化学的気相成長法としては、通常の減圧CVD法の他、プラズマCVD、常圧CVD等によつてもよい。また、キャリアガスとソースの混合比、流量等は、薄膜シリコン層の抵抗値等により最適なものに調整すればよい。

【0031】上記CVD法の他、物理的気相堆積法として、EB蒸着法や、RFスパッタ法によつてもシリコン層を形成することができる。

【0032】また、加熱処理時の高温下にさらされない場合の他の電極層は、ZnO、ITOなどの透明電極を用いることが特に好ましい。ITOは、通常In₂O₃とSnO₂を化学量論組成で含有するが、O量は多少これから偏倚していくてもよい。In₂O₃に対するSnO₂

の混合比は、1~2wt%、さらには5~12wt%が好ましい。また、IZOでのIn₂O₃に対するZnOの混合比は、通常、12~32wt%程度である。

【0033】本発明の薄膜EL素子は、上記電極層と発光層との間に、絶縁層を有する。この絶縁層は、好ましくは上記電極材料構成物質の酸化物により形成されている。電極構成材料の酸化物を形成する方法としては、上記電極を形成する際に、O₂ガス等の酸素を含有するガスを導入すればよい。このように、電極材料を形成する際に、酸素を含有するガスを導入するだけで電極から連続的に成膜することができ、製造工程を簡略化できる。

【0034】また、半導体製造工程で用いられている熱酸化法を用いてもよい。熱酸化法は、ドライO₂酸化法、ウェットO₂酸化法、スチーム酸化法のいずれの手法を用いてもよい。ドライO₂酸化法を用いる場合、必要により酸素中にPb、HC₁、Cl₂、C₂HCl₃等を混入してもよい。

【0035】このような電極構成材料を用いた絶縁層の膜厚としては、好ましくは20~500nm、特に50~300nm程度である。

【0036】絶縁層は、電極構成材料の酸化物と異なるものであつてもよい。特に上記熱処理されない他の電極(発光層より上方に形成される)側の絶縁層は、電極形成工程とは別個に形成される。この場合の絶縁層の抵抗率としては、 $10^8\Omega\cdot\text{cm}$ 以上、特に $10^{10}\sim10^{18}\Omega\cdot\text{cm}$ 程度である。また、比較的高い誘電率を有する物質であることが好ましく、その誘電率 ϵ としては、好ましくは $\epsilon=3\sim1000$ 程度である。

【0037】絶縁層を電極と別個に形成する場合の構成材料としては、例えば酸化シリコン(SiO₂)、窒化シリコン(SiN)、酸化タンタル(Ta₂O₅)、チタン酸ストロンチウム(SrTiO₃)、酸化イットリウム(Y₂O₃)、チタン酸バリウム(BaTiO₃)、チタン酸鉛(PbTiO₃)、ジルコニア(Zr₂O₃)、シリコンオキシナイトライド(SiON)、アルミナ(Al₂O₃)、ニオブ酸鉛(PbNbO₃)等を挙げることができ。これらの材料で絶縁層を形成する方法としては、上記電極と同様である。この場合の絶縁層の膜厚としては、好ましくは50~1000nm、特に100~500nm程度である。

【0038】また、必要により電極構成材料の絶縁層を形成した後、さらに他の材料を用いて絶縁層を2重に形成してもよい。

【0039】発光層の材料としては、例えば、月刊ディスプレイ'98 4月号 最近のディスプレイの技術動向 田中省作 p1~10に記載されているような材料を挙げができる。具体的には、赤色発光を得る材料として、ZnS、Mn/CdSSe等、緑色発光を得る材料として、ZnS: TbOF、ZnS:Tb、ZnS:Tb等、青色発光を得るための材料として、Sr

S : Ce、(SrS : Ce/ZnS) n、CaCa₂S₄ : Ce、Sr₂Ga₂S₅ : Ce等を挙げることができる。

【0040】また、白色発光を得るものとして、Sr : Ce/ZnS : Mn等が知られている。

【0041】これらのなかでも、上記IDW(International Display Workshop)'97 X.Wu"Multicolor Thin-Film Ceramic Hybrid EL Displays" p593 to 596で検討されている、SrS : Ceの青色発光層を有するELに本発明を適用することにより特に好ましい結果を得ることができる。

【0042】発光層の膜厚としては、特に制限されるものではないが、厚すぎると駆動電圧が上昇し、薄すぎると発光効率が低下する。具体的には、蛍光材料にもよるが、好ましくは100～1000nm、特に150～500nm程度である。

【0043】発光層の形成方法は、上記電極層の形成方法に準すればよい。また特に上記IDWに記載されているように、上記SrS : Ceの発光層を形成する場合には、H₂S雰囲気下、エレクトロンビーム蒸着法により形成すると、高純度の発光層を得ることができる。

【0044】発光層の形成後、好ましくは加熱処理を行う。加熱処理は、基板側から電極層、絶縁層、発光層と積層した後に行なってもよいし、基板側から電極層、絶縁層、発光層、絶縁層、あるいはこれに電極層を形成した後にキャップアーニールしてもよい。通常、キャップアーニール法を用いることが好ましい。熱処理の温度は、好ましくは600～1300℃、特に800～1200℃程度、処理時間は10～600分、特に30～180分程度である。アーニール処理時の雰囲気としては、N₂、Ar、HeまたはN₂中にO₂が0.1%以下の雰囲気が好ましい。

【0045】次に本発明の薄膜EL素子の製造工程について、図を参照しつつ説明する。先ず、図1に示すように、所定の耐熱性、または高融点を有する基板1を用意する。次いで、図2に示すように、この基板1上に例えばCVD法等により、多結晶p-Si等の電極層2を形成する。その際、所定の導電性を有するように、不純物をドープする。

【0046】次いで、図3に示すように、ホトリソグラフィーの手法を用いて電極層2を所定のパターンに形成する。この場合、マトリクスディスプレイを構成するのであれば、下部電極層2と後述の上部電極層6とが上下で直交し、その部分に各画素を形成するようなパターンを形成する。ホトリソグラフィーは、半導体製造技術で通常用いられている手法に従えばよい。

【0047】さらに、図3に示すように、パターニングされたシリコン電極層の表面を酸化し、絶縁層3を形成する。絶縁層3の形成には、例えば、熱酸化法を用いることができる。また、電極層を直接酸化することなく、

比較的誘電率の高い絶縁物を用い、CVD、スパッタ等により形成してもよい。

【0048】次に、図4に示すように下部絶縁層3が形成された基板1上に発光層4を形成する。発光層4は、上述のようにEB-蒸着法などにより形成することができる。そして、図5に示すように、この発光層4上に上部絶縁層5を形成する。この絶縁層5も、上記下部絶縁層3と同様に、電極構成材料から連続的に形成するようにしてよいし、別個の材料を用いて形成するようにしてもよい。

【0049】そして、この絶縁層5が形成された基板1を加熱処理する。この加熱処理は、発光層4を形成した段階で行なってもよいし、上部絶縁層5上に、さらに上部電極層6等を形成した後に行なってもよい。

【0050】次いで、図6に示すように、上部絶縁層5上に上部電極層6を形成する。この上部電極層6は、加熱処理を行なった後に形成する場合は、Si電極に限定されるものではなく、光取り出しのために最適な透明導電膜などを用いることができる。また、必要によりSi膜の膜厚を調整して光透過率を高め、これと金属等の補助電極と組み合わせてもよい。

【0051】さらに、図7に示すように、形成された上部電極5を、上記同様にホトリソグラフィーの手法を用いパターニングする。なお、図7は、図6の断面A-A'矢視図部分に相当する(以下図9まで同様)。

【0052】次いで、ホトリソグラフィーの手法を用い、図8に示すように、下部絶縁層3の一部を除去し、コンタクトホール2aを形成する。そして、図9に示すように、形成されたコンタクトホール2a上に取り出し電極7を形成し、下部電極2と接続させ、薄膜EL素子を得る。

【0053】なお、上記例では、单一発光層のみの場合を例示して説明したが、本発明の薄膜EL素子はこのような構成に限定されるものではなく、膜厚方向に発光層を複数積層してもよいし、マトリクス状にそれぞれ種類の異なる発光層(画素)を組み合わせて平面的に配置するような構成としてもよい。

【0054】本発明の薄膜EL素子は、高輝度の青色発光が得られ、しかも、電極が微細加工の可能な薄膜プロセスにより形成できるシリコン層があるので、高精細RGBカラーディスプレイを容易に構成することができる。また、比較的の製造工程が容易であり、製造コストを低く押さえることができる。そして、効率のよい、高輝度の青色発光が得られることから、白色発光の素子としてカラーフィルターと組み合わせてもよい。

【0055】カラーフィルター膜には、液晶ディスプレイ等で用いられているカラーフィルターを用いれば良いが、EL素子の発光する光に合わせてカラーフィルターの特性を調整し、取り出し効率・色純度を最適化すればよい。

【0056】また、EL素子材料や蛍光変換層が光吸収するような短波長の外光をカットできるカラーフィルターを用いれば、素子の耐光性・表示のコントラストも向上する。

【0057】また、誘電体多層膜のような光学薄膜を用いてカラーフィルターの代わりにしても良い。

【0058】蛍光変換フィルター膜は、EL発光の光を吸収し、蛍光変換膜中の蛍光体から光を放出させることで、発光色の色変換を行うものであるが、組成としては、バインダー、蛍光材料、光吸収材料の三つから形成される。

【0059】蛍光材料は、基本的には蛍光量子収率が高いものを用いれば良く、EL発光波長域に吸収が強いことが望ましい。実際には、レーザー色素などが適しており、ローダミン系化合物・ペリレン系化合物・シアニン系化合物・フタロシアニン系化合物（サブフタロシアニン等も含む）ナフタロイミド系化合物・縮合環炭化水素系化合物・縮合複素環系化合物・スチリル系化合物・クマリン系化合物等を用いればよい。

【0060】バインダーは、基本的に蛍光を消光しないような材料を選べば良く、フォトリソグラフィー・印刷等で微細なパターニングが出来るようなものが好ましい。また、基板上に透明電極と接する状態で形成される場合、透明電極（ITO、IZO）ダメージを受けないような材料が好ましい。

【0061】光吸収材料は、蛍光材料の光吸収が足りない場合に用いるが、必要のない場合は用いなくても良い。また、光吸収材料は、蛍光性材料の蛍光を消光しないような材料を選べば良い。

【0062】本発明のEL素子は、通常、パルス駆動、交流駆動され、その印加電圧は、50～150V程度である。

【0063】

【実施例】以下に、本発明の実施例を示す。以下の実施例で用いたEL構造体は、基板の一方の表面に、下部電極、下部絶縁膜、発光層、上部絶縁膜、上部電極を順次積層した構造をもつものである。

【0064】アルミナ基板の一方の表面に、Si下部電極を、プラズマCVD法により、膜厚80nmに形成した。このときの成膜条件は下記の通りである。

SiH₄ : 100SCCM
B₂H₆/H₂ : 150SCCM
圧力 : 0.3Torr
温度 : 600°C
成長速度 : 10nm/min

【0065】次いで、成膜されたα-Si層を固相成長させ、p-Si層とした。このときの条件は、下記の通りである。

N₂ : 1SLM
温度 : 600°C

処理時間 : 5～20時間

得られた、電極層の抵抗率は、 $4 \times 10^{-2} \Omega \cdot \text{cm}$ であった。

【0066】形成されたp-Si電極層の表面を熱酸化させ、絶縁層を形成した。酸化はドライ酸化法を用い、そのときの条件は以下の通りである。

O₂ : 500SCCM

温度 : 1200°C

処理時間 : 20分

【0067】形成されたSiO₂絶縁層の膜厚は、100nmであった。また、その抵抗率は、 $10^{16} \Omega \cdot \text{cm}$ 以上であった。

【0068】次いで、SrS:Ce発光層をEB-蒸着法により、150nmの膜厚に形成した。成膜条件としては、槽内を 1.0×10^{-6} Torrに減圧し、SrS:Ceの成膜レートは1.5～3nm/secとし、成膜期間中H₂Sを供給し続けた。SrS:Ceは、Ceを0.1mol%含む材料を用いた。

【0069】次いで、同様にしてZnS:Mn発光層を、150nmの膜厚に形成した。ZnS:Mnは、Mnを0.45wt%含む材料を用いた。

【0070】次いで、これら発光層の上にY₂O₃絶縁層をRFスパッタ法により200nmの膜厚に形成した。

【0071】絶縁層が成膜された基板を、加熱処理層に移しN₂100%雰囲気下、1200°C、2時間加熱処理した。

【0072】次いで、スパッタ装置に戻し、ITOをターゲットとして、RFスパッタ法によりITO上部透明電極を200nmの膜厚に形成した。

【0073】得られた薄膜EL素子に、Ar雰囲気下、120V、3kHzの交流電圧を印加したところ、ITO電極側から観察して $300\text{cd}/\text{m}^2$ 以上の白色の発光が確認できた。

【0074】<実施例2>実施例1において、Si電極にドープする元素をPからAs、Sb、Alのいずれかに代えても同様な結果が得られた。

【0075】

【発明の効果】以上のように本発明によれば、熱的に安定で、不良の生じ難い電極を有し、高輝度の青色発光素等のが得られ、白色発光やフルカラー化、高精細化が可能で、しかも製造が容易な薄膜EL素子、およびその製造方法を実現することができる。

【図面の簡単な説明】

【図1】本発明の薄膜EL素子の製造工程を示した部分断面図である。

【図2】本発明の薄膜EL素子の製造工程を示した部分断面図である。

【図3】本発明の薄膜EL素子の製造工程を示した部分断面図である。

【図4】本発明の薄膜EL素子の製造工程を示した部分

11

断面図である。

【図5】本発明の薄膜EL素子の製造工程を示した部分断面図である。

【図6】本発明の薄膜EL素子の製造工程を示した部分断面図である。

【図7】本発明の薄膜EL素子の製造工程を示した部分断面図で、図6のA-A'断面矢視図に相当するものである。

【図8】本発明の薄膜EL素子の製造工程を示した部分断面図で、図6のA-A'断面矢視図に相当するものである。

【図9】本発明の薄膜EL素子の製造工程を示した部分断面図で、図6のA-A'断面矢視図に相当するものである。

【符号の説明】

- | | |
|---|--------|
| 1 | 基板 |
| 2 | 下部電極層 |
| 3 | 下部絶縁層 |
| 4 | 発光層 |
| 5 | 上部絶縁層 |
| 6 | 上部電極層 |
| 7 | 取り出し電極 |

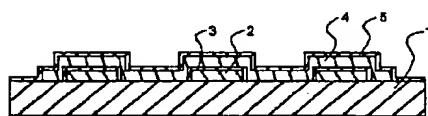
【図1】



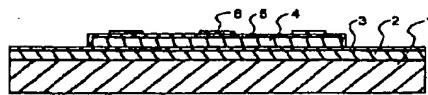
【図3】



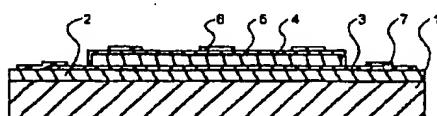
【図5】



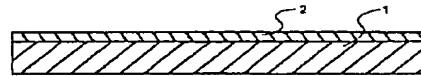
【図7】



【図9】



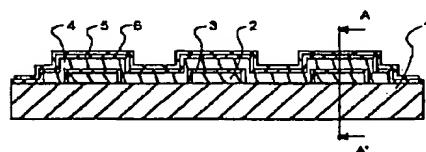
【図2】



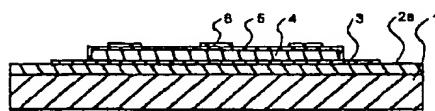
【図4】



【図6】



【図8】



フロントページの続き

(72) 発明者 平林 潤

東京都中央区日本橋一丁目13番1号 ティ

ーディーケイ株式会社内

Fターム(参考) 3K007 AB02 AB04 AB14 AB17 AB18

BB06 CA02 DA02 DA05 DB01

DB02 DC02 DC04 FA01 FA03